

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-368342

(P2002-368342A)

(43) 公開日 平成14年12月20日 (2002. 12. 20)

(51) Int.Cl.⁷

H 0 1 S 5/343

識別記号

F I

H 0 1 S 5/343

テーマト* (参考)

5 F 0 7 3

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号 特願2001-176363 (P2001-176363)

(22) 出願日 平成13年 6 月11日 (2001. 6. 11)

(71) 出願人 000000572

アンリツ株式会社

東京都港区南麻布 5 丁目10番27号

(72) 発明者 吉田谷 弘明

東京都港区南麻布五丁目10番27号 アンリツ株式会社内

Fターム(参考) 5F073 AA22 AA74 BA01 CA01 CA12

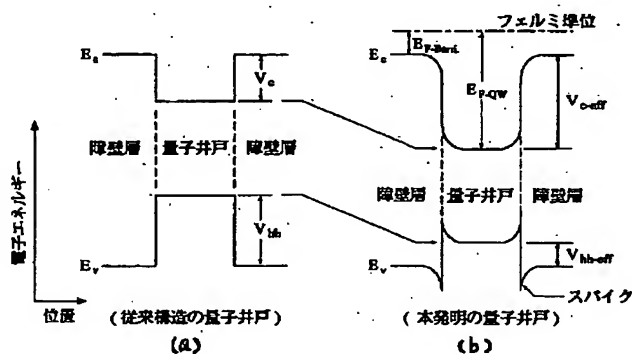
CB02 DA05 DA11 EA15 EA24

(54) 【発明の名称】 多重量子井戸半導体素子

(57) 【要約】

【課題】 各量子井戸へのホールおよび電子注入の不均一が抑制された多重量子井戸半導体素子を提供する。

【解決手段】 多重量子井戸半導体素子の量子井戸層を n 型導伝性とする物質を不純物として量子井戸層のみ、もしくは、主に量子井戸層にドーピングする。



【特許請求の範囲】

【請求項 1】第 1 の導伝性を有する半導体基板上に第 1 の導伝性を有する半導体クラッド層、半導体よりなる活性層、第 2 の導伝性を有する半導体クラッド層および第 2 の導伝性を有する半導体よりなるコンタクト層が順次積層され、かつ、前記半導体基板表面および前記コンタクト層表面に、それぞれ電極が形成されて成るダブルヘテロ構造における、前記活性層が、前記第 1 の導伝性を有するクラッド層に接して形成された、該第 1 の導伝性を有するクラッド層よりバンドギャップの小さい半導体よりなる分離閉じ込め層と、前記第 2 の導伝性を有するクラッド層に接して形成された、該第 2 の導伝性を有するクラッド層よりバンドギャップの小さい半導体よりなる分離閉じ込め層との間に、量子井戸層と障壁層が交互に積層され、かつ、該量子井戸層が 2 層以上である層構成から成る多重量子井戸半導体素子において、前記量子井戸層を n 型導伝性とする物質を不純物として前記量子井戸層のみ、もしくは、主に前記量子井戸層にドーピングすることを特徴とする多重量子井戸半導体素子。

【請求項 2】前記量子井戸層を n 型導伝性とする物質を不純物として前記量子井戸層のみ、もしくは、主に前記量子井戸層にドーピングすることにより得られる前記量子井戸層内の電子密度が少なくとも前記障壁層の電子密度の 2.3 倍以上となることを特徴とする請求項 1 記載の多重量子井戸半導体素子。

【請求項 3】前記量子井戸層内の電子密度が $1 \times 10^{24} \text{ m}^{-3}$ から $3 \times 10^{24} \text{ m}^{-3}$ の間にあることを特徴とする請求項 2 記載の多重量子井戸半導体素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信および光計測などの分野において光源となる半導体レーザー（以降、LD（Laser Diode）と呼ぶ）、スーパーluminescentダイオード（以降、SLD（Super Luminescent Diode）と呼ぶ）および発光ダイオード（以降、LED（Light Emitting Diode）と呼ぶ）、また、光信号を増幅する半導体直接光増幅器（以降、SOA（Semiconductor Optical Amplifier）と呼ぶ）などのように電子とホールが再結合する活性層に多重量子井戸（以降、MQW（Multiple Quantum Well）と呼ぶ）を有する半導体素子に関するものである。

【0002】

【従来の技術】MQW 構造は、バンドギャップの狭い半導体からなる量子井戸層と、この量子井戸層よりバンドギャップの広い半導体からなる障壁層が交互に積層されておき、特に量子井戸層の厚さは半導体内電子のド・ブロイ波長程度とし、一方、障壁層は電子のトンネル確率が無視できる厚さとするものである。例えば、MQW-LD の構造について簡単に述べると、MQW 構造は、その積層方向軸に沿って対向する側面から分離閉じ込め層など

を介して、それぞれ、p 型および n 型導伝性を有する半導体からなるクラッド層によって挟み込まれており、そして、これらクラッド層には、それぞれの導伝性に対応するキャリアを注入できるよう電極が形成されている。このような層構造とすることで電子およびホールの量子井戸層への量子閉じ込め効果が現われ、量子効果が働かないバルク型層構造では得られない優れた素子特性が得られている。

【0003】このような MQW-LD の MQW におけるキャリア、即ち電子およびホールの動きを説明すると次のようになる。n 型導伝性クラッド層および p 型導伝性クラッド層から MQW に注入された、それぞれ電子およびホールは 3 次元の運動自由度を有する電子およびホールとして MQW 内障壁層のバンド端近傍を主に拡散過程により輸送される。これら 3 次元- キャリアは輸送過程中に量子井戸に捕獲され、量子井戸面内の 2 次元にのみ運動の自由が許される 2 次元- キャリアとなった後、発光再結合を通して誘導放出が生じレーザー光が得られる。

【0004】1480 nm 光波長帯 LD に用いられる、InP 基板上に InP 結晶および GaInAsP 混晶の多層構造をエピタキシャル成長してなる量子井戸を例にとってみると、価電子帯側のヘテロ障壁が伝導帯側のヘテロ障壁に比べ 1.3 から 1.6 倍程度高い。先に述べたキャリアのうち、ホールには“軽いホール”と“重いホール”が存在し、重いホールは状態密度が大きいためホールの大多数を占め、かつ、有効質量が大きいためホールの縮退度の強い重いホールは、価電子帯側のヘテロ障壁が高いため電子に比較すると、3 次元状態の重いホールが一度量子井戸に捕獲され、2 次元状態の重いホールになった後、再度、量子井戸から放出され 3 次元状態の重いホールになることが困難となる。

【0005】即ち、p 型導伝性クラッド層から MQW に注入された重いホールの多くは、MQW 内の p 型導伝性クラッド層に最も近い量子井戸に捕獲され、n 型導伝性クラッド層寄りの量子井戸に達する重いホールは極僅かとなり MQW 内量子井戸に重いホール密度分布の不均一が生じる。これに加え、障壁層の価電子帯端近傍における重いホールのモビリティ（ $70 \sim 80 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 程度）は、例えば電子（ $3500 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 程度）に比較して大変小さいため輸送速度も 10^3 m/s 程度と遅くなり、特に高い光出力で LD を動作させるような状態では、量子井戸におけるキャリアの誘導放出による消費が著しくなるため、MQW 層の厚さである数十ナノメートル（nm）程度の領域においても重いホール密度の分布の変化は大きく、図 12 に示すように、MQW 内において p 型導伝性クラッド層側に高く片寄り不均一を一層著しいものとする。

【0006】また、MQW 内では電荷中正条件を満たすようにキャリアが配置することから電子も、この重いホールの分布に一致するように分布するため、MQW 内のそれ

ぞれの量子井戸へ捕獲されるキャリア密度も p 型導伝性クラッド層に近い程、高くなり量子井戸へのキャリア注入不均一が生じる。このような現象は MQW 内において、動作している量子井戸数の減少、各量子井戸の光学利得係数および微分利得係数の不均一を招き LD の潜在的能力を引き出せないという問題があった。

【0007】即ち、これらの問題は、例えば、文献、A. Hangleiter, A. Grabmaier, and G. Fuchs, " Damping of the Relaxation Resonance in Multiple-quantum-well Lasers by Slow Interwell Transport ", Appl. Phys. Lett., Vol. 62 (19), pp. 2316-2318, 1993 [文献 1]) に示されているように、価電子帯側のヘテロ障壁が高いため、3 次元状態の重いホールの量子井戸へ捕獲される捕獲寿命が、量子井戸から 3 次元状態の重いホールへ放出される過程である放出寿命に比較し著しく短いこと、および、例えば、文献、C. H. Lin, C. L. Chua, Z. H. Zhu, and Y. H. Lo, " On Nonuniform Pumping for Multiple-quantum Well Semiconductor Lasers ", Appl. Phys. Lett. Vol. 65 (19), pp. 2383-2385, 1994 [文献 2]) に述べられているように、重いホールのモビリティが小さいことなどが原因となって重いホールの輸送が緩慢になることに集約される。

【0008】これらの問題は、従来より実験および理論を通して研究が行われてきており、例えば以下の文献、N. Tessler and G. Eisenstein, " On Carrier Injection and Dynamics in Quantum Well Lasers ", IEEE J. Quantum Electron., Vol. 29, pp. 1586-1595, 1993 [文献 3]) 論文で取り上げられ MQW 内の量子井戸へのキャリア注入不均一の存在することが指摘されている。

【0009】

【発明が解決しようとする課題】従来構造の MQW を有する LD などの半導体光素子において MQW 内の各量子井戸へのキャリア注入不均一に起因して、内部微分量子効率および微分利得係数が低下するため光出力の低下や直接変調帯域の減少などの素子特性の抑圧が生じていた。この問題を避けるためには、量子井戸と障壁層の間の価電子帯側ヘテロ障壁高さを低減する必要がある。このように量子井戸と障壁層の間の価電子帯側ヘテロ障壁高さを低減することにより、重いホールが量子井戸から、単位時間当たりに放出される密度が増大、即ち、放出寿命が短縮される。このように重いホールが量子井戸より放出される割合が多くなると、この重いホールは元の量子井戸へ捕獲されるものもあるが、他の量子井戸へ捕獲されるものの割合が増加するため、MQW 内の各量子井戸における重いホール密度の分布を均一にすることができる。しかし、量子井戸と障壁層の間の価電子帯側ヘテロ障壁高さは、量子井戸と障壁層に使用する結晶および混晶の組み合わせで決まってしまうため、直接このヘテロ障壁高さを制御することはできていない。この問題の改善のため、例えば、先に示した文献 1) において、量子

井戸を GaInAs 混晶とし、かつ、障壁層を InGaAlAs 混晶とする MQW 構造を InP 基板上に成長してなる、発振光波長が 1500 nm 程度の LD において、重いホール密度の MQW 内分布が従来構造に比較して均一化することがシミュレーションにより示されている。

【0010】これは、以下の理由による。InP 基板上に量子井戸および障壁層ともに GaInAsP からなる従来構造の MQW では、先にも述べたように、価電子帯側ヘテロ障壁高さが伝導帯側ヘテロ障壁高さの 1.3~1.6 倍となるが、InP 基板上に成長された GaInAs / InGaAlAs 系 MQW では、価電子帯側ヘテロ障壁高さが伝導帯側ヘテロ障壁高さの 1/2 以下となるため重いホールの量子井戸からの放出寿命が大幅に減少するからである。しかし、この InP 基板上に成長された GaInAs / InGaAlAs 系 MQW には、次のような問題がある。例えば、LD において、発振光モードの安定化、および、しきい注入電流の低減化のためには発光領域の幅を化学エッチングにより 1~2 μ m 程度にまで狭窄化し、これに埋め込み成長を施して、発振光モードの安定化、および、しきい注入電流の低減化を行うことは、欠くことのできない工程となっている。しかし、GaInAs / InGaAlAs MQW のように Al を含む混晶系では表面に極めて安定な Al 酸化物が形成されるため、化学エッチングされて露出した、この Al 系混晶界面上への良好な埋め込み成長が極めて困難となるのである。

【0011】また、文献、山田みつき、他、" GaAsSb 系長波長面発光レーザ ", 信学技報, LQE 99-133, (2000-02) [文献 4]) において、GaAsSb/GaAs 系面発光半導体レーザについて MQW 内の障壁層のみに p 型導伝性不純物をドーピングする、いわゆる変調ドープ構造をとることにより、実効的な価電子帯側ヘテロ障壁高さを低減する手法が報告されている。

【0012】このメカニズムについて若干の説明を行うと次のようになる。障壁層にドーパされた不純物から生じたホールのうち、イオン化されたアクセプタとホールの間に生じる電場のために量子井戸に近いもののみ量子井戸に捕獲されるが、それ以外のものは障壁層に残り、障壁層における価電子帯側フェルミ準位を高く保つ。一方、量子井戸に捕獲されたホールは、先にも述べたように、障壁層の量子井戸近傍から来たものであるから量子井戸内のホール密度は、それほど高くなり、これに加え、ホールの有効質量が大きいことに由来する、大きな状態密度のため量子井戸の価電子帯側フェルミ準位は比較的低い。定常状態では、障壁層と量子井戸の間のフェルミ準位が、ほぼ一致するようにバンドが配置するから図 13 のように価電子帯側ヘテロ障壁高さが低減されるのである。しかし、この報告では、MQW 内量子井戸へのホールの注入効率の改善による、しきい注入電流密度の低減は見られたが光吸収損失も増大することが明らかにになっている。このように、光吸収が増大すると、例え

ば、LDにおいてはスローブ効率の低下による光出力の低下、線幅増大係数の増加による発振線幅広がりや波長チャープングなどの望ましくない特性の悪化が生じる問題がある。

【0013】本発明は、このような問題を解決するためになされたものであり、量子井戸と障壁層の間の実効的な価電子帯側ヘテロ障壁高さを低減し、各量子井戸へのホールおよび電子注入の不均一が抑制された多重量子井戸半導体素子を提供するものである。

【0014】

【課題を解決するための手段】 前述の課題を解決するために、本発明の第1の態様によると、第1の導伝性を有する半導体基板上に第1の導伝性を有する半導体クラッド層、半導体よりなる活性層、第2の導伝性を有する半導体クラッド層および第2の導伝性を有する半導体よりなるコンタクト層が順次積層され、かつ、前記半導体基板表面および前記コンタクト層表面に、それぞれ電極が形成されて成るダブルヘテロ構造における、前記活性層が、前記第1の導伝性を有するクラッド層に接して形成された、該第1の導伝性を有するクラッド層よりバンドギャップの小さい半導体よりなる分離閉じ込め層と、前記第2の導伝性を有するクラッド層に接して形成された、該第2の導伝性を有するクラッド層よりバンドギャップの小さい半導体よりなる分離閉じ込め層との間に、量子井戸層と障壁層が交互に積層され、かつ、該量子井戸層が2層以上である層構成から成る多重量子井戸半導体素子において、前記量子井戸層を n 型導伝性とする物質を不純物として前記量子井戸層のみ、もしくは、主に前記量子井戸層にドーピングすることを特徴とする多重量子井戸半導体素子が提供される。

【0015】また、本発明の第2の態様によると、前記量子井戸層を n 型導伝性とする物質を不純物として前記量子井戸層のみ、もしくは、主に前記量子井戸層にドーピングすることにより得られる前記量子井戸層内の電子密度が少なくとも前記障壁層の電子密度の 2.3 倍以上となることを特徴とする第1の態様に記載の多重量子井戸半導体素子が提供される。

【0016】さらに、本発明の第3の態様によると、前記量子井戸層内の電子密度が $1 \times 10^{24} \text{ m}^{-3}$ から $3 \times 10^{24} \text{ m}^{-3}$ の間にあることを特徴とする第2の態様に記載の多重量子井戸半導体素子が提供される。

【0017】本発明の多重量子井戸半導体素子は、III-V 族化合物半導体よりなる MQW を例にとれば、Si、S、Ge、Se、Sn、Te など、この化合物半導体を n 型導伝性とする物質を不純物として、MQW 内における量子井戸のみもしくは主に量子井戸に、ドーピングする。ここで述べたような、不純物はキャリアとして電子を生じるが、電子はホールに比較して有効質量が数分の一から十分の一と小さいため伝導体側の状態密度が小さく、同一のドーピング量では価電子帯側に比較して伝導体のフェルミ

準位は容易に上昇する利点がある。

【0018】また、価電子帯側のスプリットオフバンドから重いホールバンドへ電子が光励起されるために起きる、いわゆる、価電子帯間吸収がホール密度が高くなると価電子帯側で生じるが、伝導体側はバンドが簡素な構造となっているため、このような光吸収機構がないという利点もある。これに加えて、Siなどの不純物は自己拡散が弱く急峻なドーピングプロファイルが得られること、および、例えば、GaInAsP/InP 系では、n 型導伝性 GaInAsP 系混晶は p 型導伝性のものに比較し、図 1 1 に InP を例にとり示すように電気的な抵抗率が一桁以上小さいという、電流注入により動作する半導体素子にとって極めて好都合な性質がある。

【0019】本発明により、量子井戸と障壁層の間の実効的な価電子帯側ヘテロ障壁高さが低減されることによる、MQW 内キャリア密度均一化に与える作用について述べる。GaInAsP/InP 系 MQW-LD を例にとると、通常は光吸収損失の増大などを避けるため MQW 領域にはドーピングを行わない。しかし、このままでは伝導帯ヘテロ障壁高さ (V_c) に比較し価電子帯ヘテロ障壁高さ (V_{hh}) は、1.3 から 1.6 倍になり、例えば、先に述べた文献 3)、N. Tessler and G. Eisenstein, "On Carrier Injection and Dynamics in Quantum Well Lasers", IEE E J. Quantum Electron., Vol. 29, pp.1586-1595, 1993 によると、従来用いられる量子井戸と障壁層のバンドギャップの組み合わせの範囲において、重いホールの量子井戸からの放出寿命は捕獲寿命に比較して、数十倍から千倍長くなってしまふ。

【0020】これに対し、本発明においては、以下に述べる機構により量子井戸と障壁層の間の実効的な価電子帯側ヘテロ障壁高さ (V_{hh-eff}) を低減する。図 1

(a) は、通常の LD などに用いられる無ドープ MQW における量子井戸と障壁層の間のバンドラインナップである。これに対して、本発明では、MQW を n 型導伝体とする不純物を、量子井戸のみ、もしくは、主に量子井戸にドーピングするため、伝導帯側フェルミ準位に関して量子井戸の準位 (E_{F-qw}) が障壁層の準位 ($E_{F-barrier}$) より大幅に高くなる。この状態で量子井戸と障壁層のフェルミ準位が一致するようにバンドが配置し擬平衡状態が成立する。このとき、図 1 (b) に示すように、量子井戸と障壁層の間の実効的な価電子帯側ヘテロ障壁高さ (V_{hh-eff}) を、無ドープ量子井戸の場合の価電子帯側ヘテロ障壁高さ (V_{hh}) よりも低減させることができる。また、量子井戸側の電子が障壁層側に拡散するため、量子井戸と障壁層の界面でバンドが歪み、障壁層の価電子帯端にスパイクを形成するが、電子の拡散は量子井戸内のイオン化されたドナーと障壁層に拡散した電子の間に働く電場のために制限されることからスパイクの幅は狭く、ホールの量子井戸への捕獲および量子井戸からの放出がトンネル効果により容易に可能となる。

【0021】本発明における、量子井戸および障壁層の電子密度と実効的な価電子帯側ヘテロ障壁高さ (V_{hh-eff}) の関係を 1480 nm 光波長帯歪み MQW-LD について図 2 に示すが、障壁層電子密度 ($N_{barrier}$) に係わらず、量子井戸内電子密度 (N_{qw}) の増大と共に実効的な価電子帯側ヘテロ障壁高さは、ほぼ同じ傾きで低減して行く。図 2 から明らかなように障壁層の電子密度が低いほど価電子帯側のヘテロ障壁高さが低減されるが、例えば、埋め込み型半導体レーザーにおける多重量子井戸の製作過程においては、不純物の拡散などにより 10^{21} m^{-3} から 10^{22} m^{-3} 台のキャリア密度になることから、障壁層の電子密度 ($N_{barrier}$) の設定をこれより 1 桁程度高い 1×10^{23} m^{-3} と設定することが現実的である。また、 $N_{barrier}$ として 1×10^{24} m^{-3} 以上と成ると価電子帯側ヘテロ障壁高さの低減効果は弱くなることも図 2 からわかり、 $N_{barrier}$ の範囲として 1×10^{23} m^{-3} から 1×10^{24} m^{-3} が適当である。

【0022】このことから、少ない $N_{barrier}$ により価電子帯側ヘテロ障壁高さを低減することのできる条件は図 2 における 3 種の曲線のうち中央のものをとれば良く、この曲線が示す価電子帯側のヘテロ障壁高さが従来構造の障壁高さ (V_{hh}) より低くなる量子井戸内電子密度は、 1×10^{24} m^{-3} となる。一方、量子井戸内電子密度が 3×10^{24} m^{-3} を超えるようなドーピングを行うと量子井戸の結晶性を損なうため、実際に製作する多重量子井戸における量子井戸の電子密度は 1×10^{24} m^{-3} から 3×10^{24} m^{-3} の間にあることが適当である。

【0023】例えば、障壁層電子密度が $N_{barrier} : 0.1 \times 10^{24}$ m^{-3} および 1×10^{24} m^{-3} の場合は、それぞれ、量子井戸の電子密度が $N_{qw} : \text{約 } 0.7 \times 10^{24}$ m^{-3} および $\text{約 } 2.3 \times 10^{24}$ m^{-3} 以上において、実効的な価電子帯側ヘテロ障壁高さは、図 3 における斜線で示した領域で無ドープ量子井戸の価電子帯側ヘテロ障壁高さ (V_{hh}) よりも低減することができる。このことから、量子井戸内の電子密度が少なくとも障壁層の電子密度の 2.3 倍以上であれば、実効的な価電子帯側のヘテロ

障壁高さの低減ができる。

【0024】障壁層へのドーピング量制御の容易さから、 $N_{barrier} : 0.1 \times 10^{24}$ m^{-3} 程度が MQW 作製条件とし適当であるから、このドーピング条件における伝導帯側ヘテロ障壁高さ (V_{c-eff}) および価電子帯側ヘテロ障壁高さ V_{hh-eff} と量子井戸内電子密度の関係を図 4 に示す。このような条件で MQW を作製することで、 $N_{qw} : \text{約 } 0.87 \times 10^{24}$ m^{-3} (図中矢印 A) において V_{hh-eff} が V_{c-eff} より低くなり、また、 $N_{qw} : \text{約 } 1.5$ から 2×10^{24} m^{-3} において、 V_{hh-eff} は V_{c-eff} の $1/2$ から $1/3$ となり、 V_{hh-eff} は V_{hh} に比較して 60 meV から 90 meV 程度と大幅に低減される。ここで、述べたレベルの電子密度はドナー不純物のイオン化率が極めて高いため容易に達成することができる。

【0025】次に、4 層の量子井戸よりなる共振器長が 1 mm を有する 1480 nm 光波長帯 LD の光出力 (P_{out}) が 400 mW のとき、価電子帯側ヘテロ障壁高さの低減量 (ΔV_{hh}) が、0 meV、40 meV、80 meV の場合の MQW 内における 3 次元状態の重いホール密度 (P_{3D}) と MQW 内の位置 (x) の関係は図 5 のようになり、 ΔV_{hh} が大きくなる程、量子井戸からのホールの放出寿命が短くなるため P_{3D} は高くなる。

【0026】表 1 は、本発明による実効的な価電子帯側ヘテロ障壁高さの低減と、3 次元自由度を有する重いホールの MQW 内分布の偏りの緩和を表わす表である。MQW 領域の両端にあたる位置である $x : 0$ nm と $x : 80$ nm における 3 次元状態の重いホールの密度における $P_{3D}(0)$ と $x : 80$ nm における $P_{3D}(80 \text{ nm})$ の差は、何れの ΔV_{hh} においても、ほぼ同一である。 $P_{3D}(0)$ と $P_{3D}(80 \text{ nm})$ の差を $P_{3D}(0)$ と $P_{3D}(80 \text{ nm})$ の相加平均で割った量を、MQW 領域の 3 次元状態の重いホール密度の不均一と定義すると、 ΔV_{hh} が大きくなる程、この不均一は表 1 に示すように減少する。

【0027】

【表 1】

無ドープ MQW における 価電子帯側ヘテロ障壁 V_{hh-0} (meV)	価電子帯側 実効ヘテロ 障壁の低減量 $\Delta V_{hh} : V_{hh-0} - V_{hh-eff}$ (meV)	3 次元 重いホール の密度不均一 $\frac{2(P_{3D}(0) - P_{3D}(80 \text{ nm}))}{\{P_{3D}(0) + P_{3D}(80 \text{ nm})\}}$
146.403	0	0.462
	40	0.149
	80	0.0402

【0028】このLDの光出力400mWにおける4層の個別量子井戸への注入電流と ΔV_{hh} の関係は図6のようになり、従来構造では、最もp側クラッド層に近い量子井戸($N_{qv}:1$)と最も遠い量子井戸($N_{qv}:4$)の間の注入電流の差は約40mAであるが、本発明による ΔV_{hh} が80meVを例にとると、この差が約6.4mAとなり1/6程度に抑圧することができる。

【0029】このように、本発明を採用することにより、MQW内において、動作している量子井戸数の減少、各量子井戸の光学利得係数および微分利得係数の不均一を招きLDの潜在的な能力を引き出せないという問題を、光吸収が増大および埋め込み結晶成長品質の低下をともなわず解決できる。

【0030】

【発明の実施の形態】本発明を適用した半導体レーザー素子の製造手順を通して、本発明の第1の実施の形態を図7および図8を用いて説明する。ここでは、材料としては、良好な埋め込み成長が可能なInPを基板とするGaInAsP系混晶を用いることとする。

【0031】まず、n型導伝性InP基板1上に有機金属気相成長法などによりn型導伝性InPバッファ層2を成長する。次に、n型導伝性GaInAsP混晶よりなる分離閉じ込め層および無ドープGaInAsP混晶よりなるスペーサ層を、それぞれ、層厚2 μ m、15nmおよび10nm程度成長した後、数nmから十数nmの層厚を有する量子井戸および障壁層を交互に成長を行いMQWを形成するが、この成長時に、Si、S、Ge、Se、Sn、Teなど、量子井戸および障壁層をn型導伝性とする物質を不純物として、量子井戸のみ、もしくは、主に量子井戸にドーピングする。

【0032】即ち、このドーピングにより図8(a)に示す電子密度分布となると、図8(b)に示す従来構造のMQWのバンドギャッププロファイルが図8(c)のように変型し、実効的な価電子帯側へテロ障壁高さが低減される。尚、障壁層および量子井戸としては、無歪み、圧縮歪みおよび伸張歪みを印加する何れの混晶でもよい。この上に、無ドープGaInAsP混晶よりなるスペーサ層、p型導伝性のGaInAsP混晶よりなる分離閉じ込め層を成長し、MQW構造とスペーサ層および分離閉じ込め層からなる活性層3を形成する。

【0033】これに引き続き、p型導伝性InPクラッド層4を成長して図7(a)のような、活性層を有する多層構造半導体基板5を作製する。次に、この多層構造半導体基板5上に幅として数 μ m程度の誘電体膜などからなるストライプ状耐エッチングマスク6を形成した後、臭素系エッチング液などを用いて、多層構造半導体基板5を活性層3より深い位置までエッチングを行い、先の耐エッチングマスク6で保護された部分以外の多層構造半導体を除去し、図7(b)のような、活性層3を含んだメサ状ストライプが形成された基板7を作製する。こ

のメサ形成ストライプ基板7上に有機金属気相成長法もしくは液相成長法によりp型導伝性InP第1埋め込み層8およびn型導伝性InP第2埋め込み層9を順次、埋め込み成長した後、耐エッチングマスク6を除去し、この上にp型導伝性GaInAsP混晶よりなるコンタクト層10を成長して図7(c)に示すような、埋め込み結晶成長基板11を完成する。

【0034】この埋め込み結晶成長基板11を100 μ m程度になるまでn型導伝性InP基板1側を研磨した後、この研磨されたn型導伝性InP基板面およびp型導伝性GaInAsPコンタクト層10側の結晶成長面に、それぞれAu-GeおよびAu-Znを真空蒸着法により被着し、熱処理を行って、n側電極12およびp側電極13とし、図7(d)に示すオーミック電極形成基板14を完成する。引き続き、このオーミック電極形成基板14をメサストライプ垂直方向に共振器長とするため数100 μ mから数mm間隔で劈開切断し、埋め込まれた複数のメサストライプが並列に並んでいる半導体レーザーバーとした後、このバーをメサストライプを中心に幅として数100 μ m間隔で切断して半導体レーザーチップを完成させる。

【0035】これまで、InP結晶基板上にGaInAsP混晶およびInP結晶層を成長してなるGaInAsP/InP系半導体レーザー素子について説明を行ってきたが、本発明は、この結晶および混晶系に限らず、例えば、InGaAlAs/InP、GaInAsP/GaAs、AlGaAs/GaAs、AlGaInP/GaAs系などのIII-V族化合物半導体ばかりではなく、例えば、ClなどのVII原子を含む化合物をドーパントに用いることで、本発明をII-VI族化合物半導体よりなるMQW構造に適用できることも明らかである。

【0036】本発明はMQW構造について係わるものであるから、第1の実施の形態におけるMQW構造以外の部分は全て同一として、その他の実施の形態について述べる。第2の実施の形態について図9に示す。この実施の形態は、特に、InP基板上に形成されたGaInAsP系混晶やGaAs基板上に形成されたAlGaInP系混晶などのように、価電子帯側へテロ障壁高さが伝導帯側へテロ障壁よりも高い混晶系材料よりなる、波長可変LD、SLDおよびSOAに本発明を適用したもので、特に光波長スペクトラム幅および利得増幅帯域が、従来からある、これらの素子に比較して、拡大する。

【0037】波長可変LD、SLDおよびSOAは、これらの素子が動作する光波長帯域を拡大するため、図9(b)のように異なるバンドギャップエネルギーを有する量子井戸からなるMQWを活性層とする素子構造が試みられてきた。しかし、実際に素子を作製し動作させた場合、光スペクトラム幅および利得増幅帯域の拡大は、最もバンドギャップエネルギーが小さい量子井戸の光学利得スペクトラムを中心として、僅かではない問題があった。この理由は、この構造を有するMQW内の最もバンドギャップエネルギーが小さい量子井戸では、よりバンド

ギャップの大きい量子井戸と比べると、ホールの量子井戸からの放出寿命が捕獲寿命に比較して圧倒的に長い。ため、注入されたホールがバンドギャップが最も小さい量子井戸に集中するからである。この問題を軽減するためには、MQW 内の異なるバンドギャップエネルギーを有する量子井戸の間で、価電子帯側ヘテロ障壁高さを同一とすればよい。

【0038】本発明は、このような目的を実現することも可能であり、図9(a)に示すように、量子井戸および障壁層を n 型導伝性とする物質を、この MQW 内にある複数の量子井戸のうちバンドギャップの小さい量子井戸ほど不純物のドーピング量を高く設定し、電子密度を高くするのである。このようにすることで、図9(c)に示すように MQW 内の異なるバンドギャップエネルギーを有する量子井戸の間で、価電子帯側ヘテロ障壁高さを同一とすることができるため、それぞれの量子井戸へのキャリア注入が、より一定となり、LD、SLD および SOA などの発光波長スペクトラム幅および利得増幅帯域が拡大する。

【0039】一方、先にも障壁層と量子井戸層の間のヘテロ接合界面近傍でバンドラインナップにスパイクの生じることを述べた。スパイクの幅は狭いため、重いホールはトンネル効果により比較的容易にスパイクを通過するが、このスパイクがない方がホールの輸送促進効果が大きいことは明らかである。そこで、図10には、本発明における価電子帯端のスパイクを抑制する構造の例を示す。

【0040】図10(a)は、本発明におけるスパイク抑制構造を持たないものであり、スパイクがヘテロ界面近傍に生じている。これに対して、図10(b)に示すように、障壁層と量子井戸の間に、バンドギャップ量が量子井戸より大きく、かつ、障壁層より小さい遷移障壁層を形成することでスパイクの形成を抑制できる。この遷移障壁層は、量子井戸より大きく、かつ、障壁層より小さいバンドギャップ量を持つものあればよいので、基板に格子整合した結晶および混晶のみならず、歪みを印加してバンドギャップを変更したものでも成立することは明らかである。

【0041】図10(c)は、障壁層と量子井戸の間に、超格子遷移障壁層を形成することでスパイクを形成する部分にホールのミニバンドを生じさせ、ホールの輸送を促進させる例である。また、図10(d)は、障壁層と量子井戸の間に、障壁層よりも低ドーピングの、低ドーピング遷移障壁層を形成することで価電子帯端のスパイクを抑制する構造の例である。この構造では、伝導帯端側にポテンシャルの凸部が生じるが、電子はホールに比較し一桁程度有効質量が軽いので電子輸送の障害とはならない。このような構造を採用することにより本発明の作用が一層促進され、MQW 内の各量子井戸の光学利得係数および微分利得係数均一化を実現し LD、SLD および SOA

などの潜在的能力を十分引き出すことができる。

【0042】

【発明の効果】本発明の多重量子井戸半導体素子は、量子井戸層を n 型導伝性とする物質を不純物として、量子井戸層のみ、もしくは、主に量子井戸層にドーピングすることとしたから、量子井戸と障壁層との間の実効的な価電子帯側ヘテロ障壁高さを低減し、各量子井戸へのホールおよび電子注入の不均一が抑制された多重量子井戸半導体素子を提供することができる。

【0043】多重量子井戸半導体光素子について言えば、従来構造の MQW を有する LD、SLD、LED および SOA などの半導体光素子に比較して、光出力の向上や直接変調周波数帯域の拡大、光学増幅利得の向上した半導体光素子を提供することができる。本発明を MQW-LD に適用した場合、MQW 内の量子井戸に注入されるキャリア密度が均一化されるため、注入されるキャリア密度の増加に対する、しきい注入電流の増加の割合が低下し、特に、高出力動作における注入電流-光出力特性の線形性が向上する。また、p 型変調ドーピング構造に比較し光吸収損失が低下するため、この構造に比べて光出力の向上が可能となる。これに加え、量子井戸層数の多い MQW 構造においては、同一の注入電流で比較すると微分利得が高い状態で動作が可能となり線幅増大係数の減少によるレーザー発振線幅の狭窄化など LD の高性能化が実現できる。

【図面の簡単な説明】

【図1】本発明による、実効的な価電子帯側ヘテロ障壁高さが低減される原理を表わす図である。

【図2】障壁層電子密度に依存する、実効的な価電子帯側の実効的なヘテロ障壁高さと量子井戸内電子密度の関係を表わす図である。

【図3】障壁層電子密度と量子井戸内電子密度の関係において、顕著な効果を有する範囲を表わす図である。

【図4】量子井戸内電子密度と伝導帯側および価電子帯側の実効的なヘテロ障壁高さを表わす図である。

【図5】本発明による実効的な価電子帯側ヘテロ障壁高さを低減と、3次元自由度を有する重いホールの MQW 内分布の偏りの緩和を表わす図である。

【図6】本発明による実効的な価電子帯側ヘテロ障壁高さを低減と、MQW 内の個別量子井戸に注入される電流を表わす図である。

【図7】本発明を適用した半導体レーザー素子の製作工程を表わす図であり、(a)は多層構造半導体基板を、

(b)はメサ状ストライプが形成された基板を、(c)は埋め込み結晶成長基板を、(d)はオーミック電極形成基板をそれぞれ示す図である。

【図8】本発明の第1の実施の形態を説明するための図であり、(a)は MQW 内の電子密度分布を、(b)は従来構造の MQW のバンドギャッププロファイル、(c)は本発明での MQW のバンドギャッププロファイルをそれ

それぞれ示す図である。

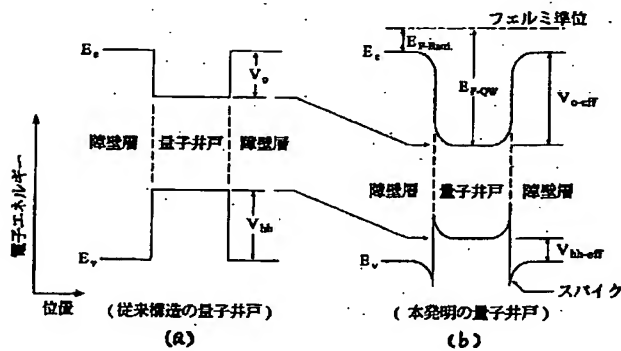
【図 9】本発明の第 2 の実施の形態を説明するための図であり、(a) は MQW 内の電子密度分布を、(b) は従来構造の MQW のバンドギャッププロファイルを、(c) は本発明での MQW のバンドギャッププロファイルをそれぞれ示す図である。

【図 10】本発明における価電子帯端のスパイクを抑制する構造の例を説明するための図であり、(a) はスパイク抑制構造を持たない場合のバンドギャッププロファイルを、(b) は遷移障壁層を設けてスパイク抑制構造とした場合のバンドギャッププロファイルを、(c) は超格子遷移障壁層を設けてスパイク抑制構造とした場合のバンドギャッププロファイルを、(d) は低ドーピング遷移障壁層を設けてスパイク抑制構造とした場合のバンドギャッププロファイルをそれぞれ示す図である。

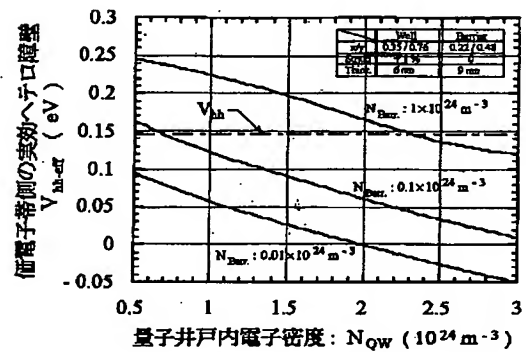
【図 11】InP の導電性とキャリア密度と抵抗率の関係を表わす図である。

【図 12】従来構造の MQW 内における、3 次元自由度を有する重いホール密度分布の偏りを表わす図である。

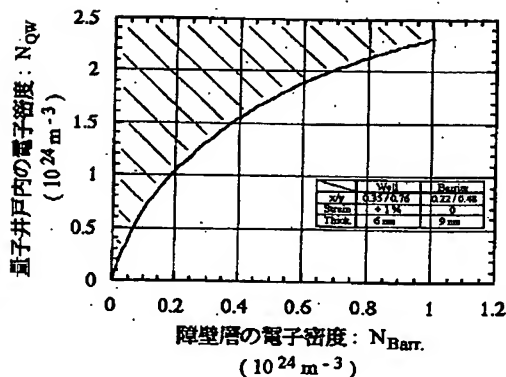
【図 1】



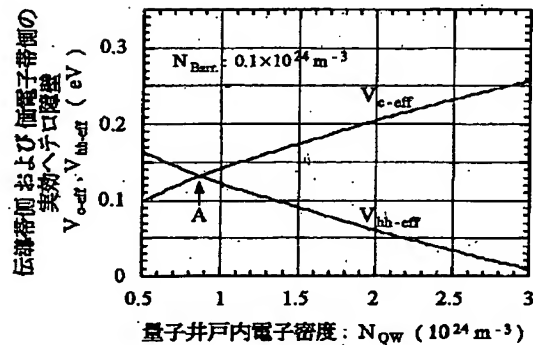
【図 2】



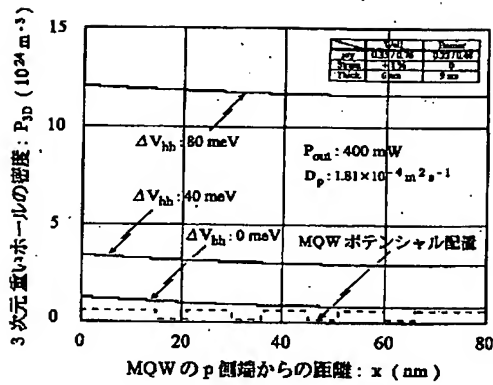
【図 3】



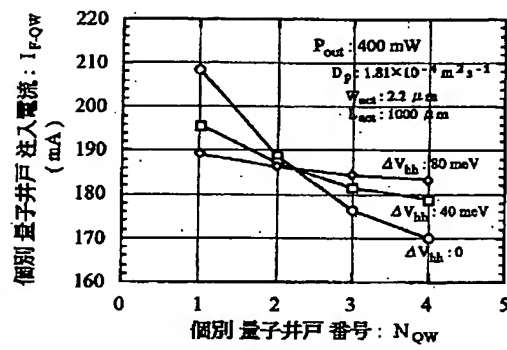
【図 4】



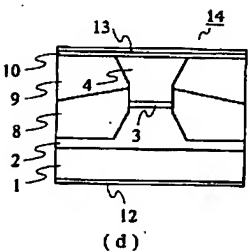
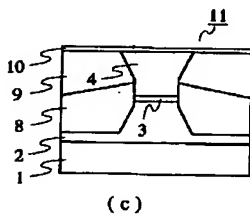
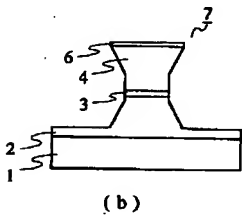
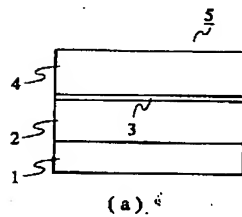
【図 5】



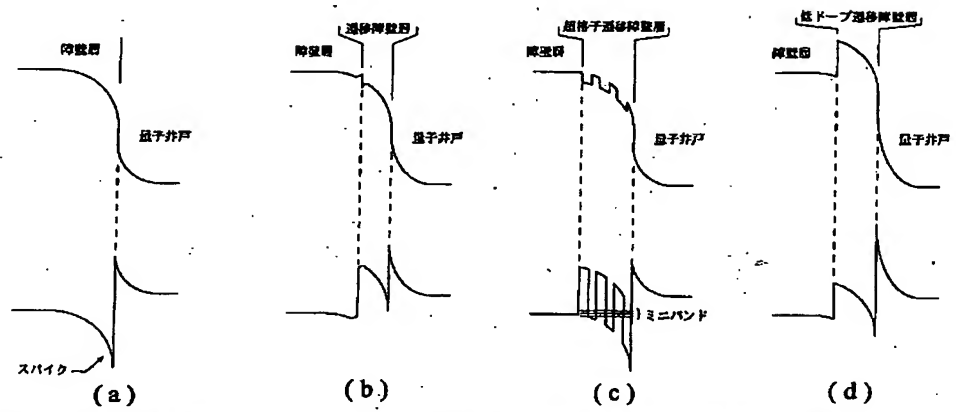
【図 6】



【図 7】



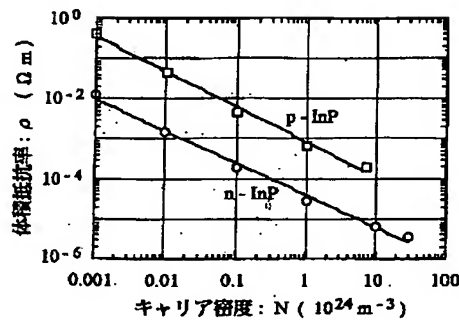
【図 10】



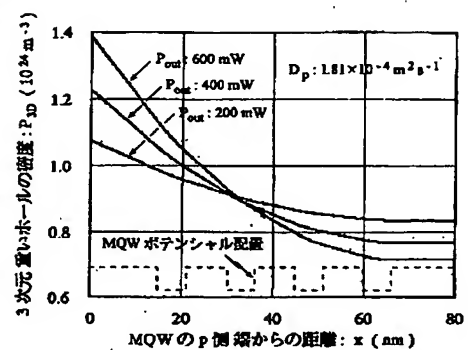
本発明における価電子帯端のスパイク抑制構造を持たない例

本発明における価電子帯端スパイク抑制構造をもつ例

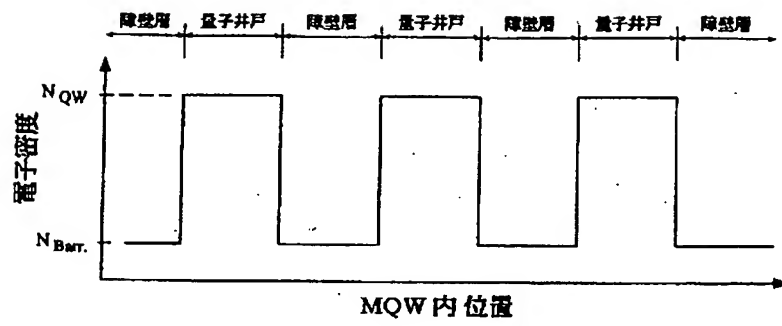
【図 11】



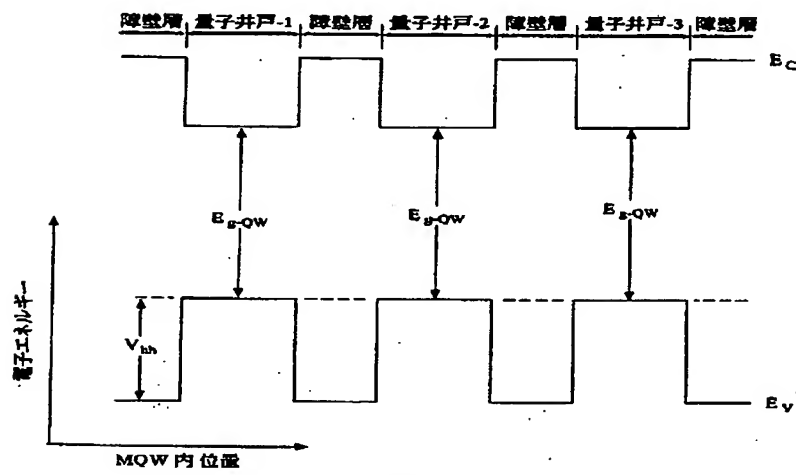
【図 12】



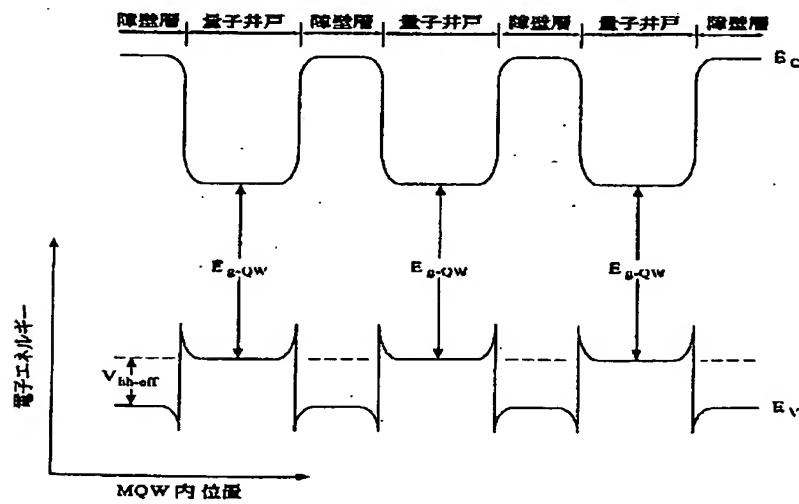
【図 8】



(a)

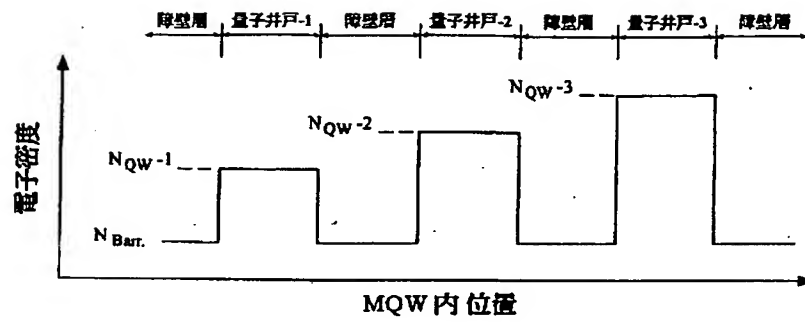


(b)

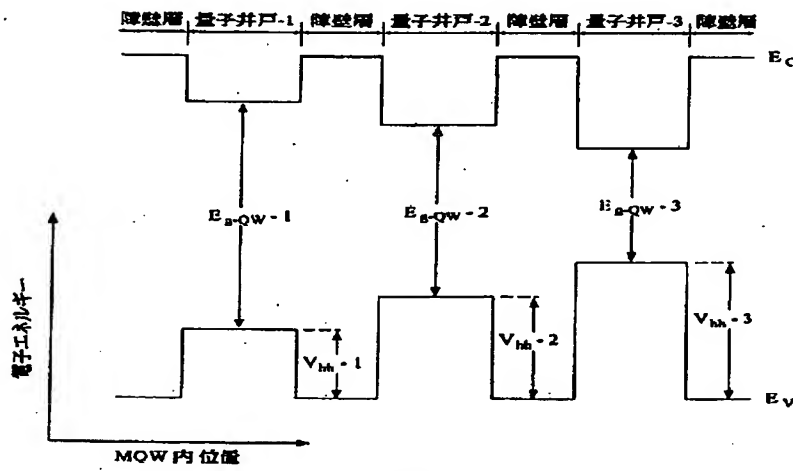


(c)

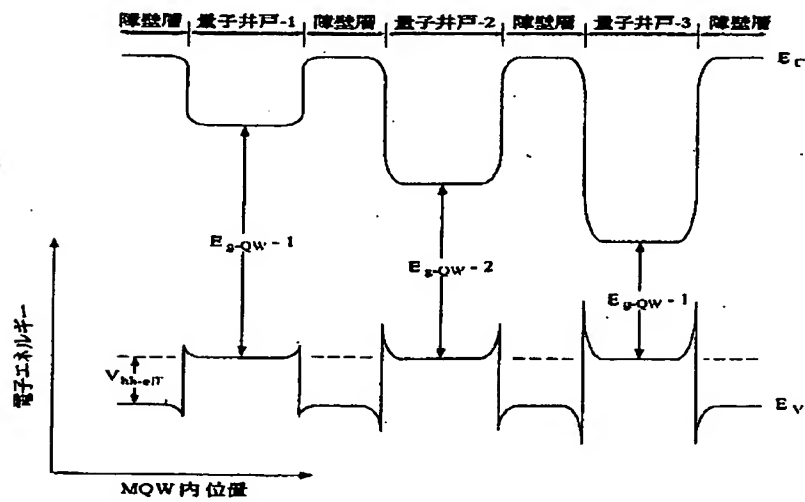
【図 9】



(a)



(b)



(c)

【図 13】

